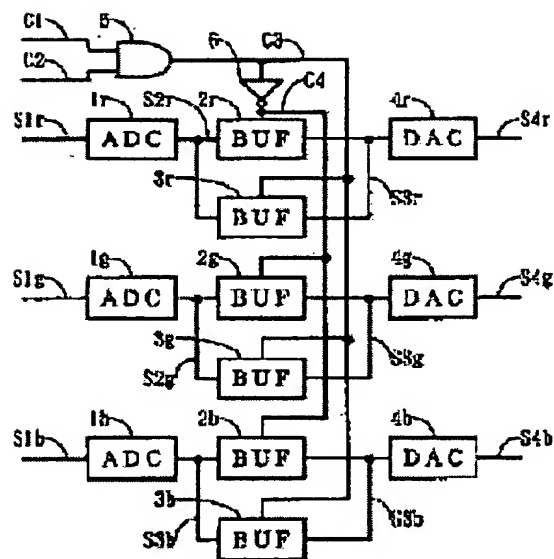


PICTURE DISPLAY DEVICE

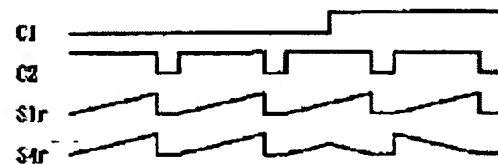
Patent number: JP8248935
Publication date: 1996-09-27
Inventor: HANEDA YOSHIHITO; SODA KOICHI
Applicant: FUJITSU GENERAL LTD
Classification:
 - international: G09G5/00; G09G1/00
 - european:
Application number: JP19950049886 19950309
Priority number(s):

Abstract of JP8248935

PURPOSE: To provide a picture display device in which a burning is not generated even when still pictures, etc., of a personal computer screen and a television video are displayed for a long time by using a CRT, etc.
CONSTITUTION: One analog picture signal S1r among three primary colors is made to be a digital video signal S2r in an analog/digital converting circuit 1r to be inputted to tri-state buffers 2r, 3r. The changeover control signal C1 from the outside and the blanking signal C2 of the video signal to be displayed are ANDed in an AND gate 5 and the output C3 of the gate is negated in an inverter 6 to be inputted to the buffer 2r as the gate signal C4 of the buffer 2r. The signal C3 is inputted to the buffer 3r as the gate signal of the inversion tri-state buffer 3r. Consequently, since when the changeover signal C1 is logic 0, an outputted video signal S3r has a polarity the same as that of the input and when the changeover signal C3 is logic 1, only the video signal is inverted, the inversion display of the picture is made possible in the arbitrary timing of the changeover control signal from the outside.



(A)



(B)

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平 8 - 2 4 8 9 3 5

(43)公開日 平成 8 年 (1 9 9 6) 9 月 2 7 日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G09G 5/00	550	9377-5H	G09G 5/00	550 B
1/00			1/00	M

審査請求 未請求 請求項の数 4 O L (全 4 頁)

(21)出願番号 特願平 7 - 4 9 8 8 6

(22)出願日 平成 7 年 (1 9 9 5) 3 月 9 日

(71)出願人 0 0 0 0 0 6 6 1 1

株式会社富士通ゼネラル

神奈川県川崎市高津区末長 1 1 1 6 番地

(72)発明者 羽太 良仁

川崎市高津区末長 1 1 1 6 番地 株式会社

富士通ゼネラル内

(72)発明者 曾田 耕一

川崎市高津区末長 1 1 1 6 番地 株式会社

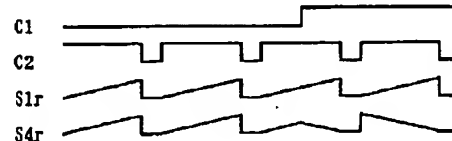
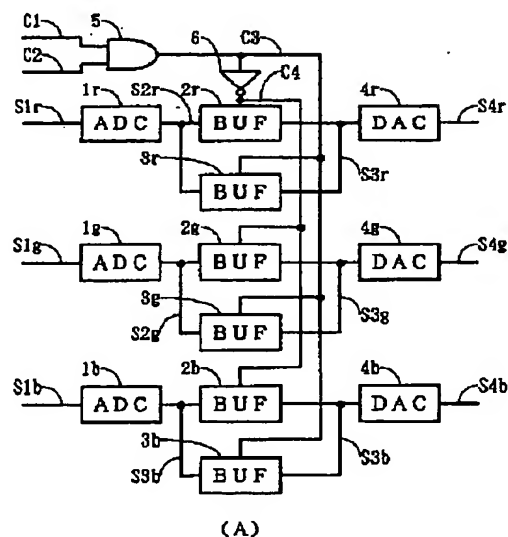
富士通ゼネラル内

(54)【発明の名称】画像表示装置

(57)【要約】

【目的】 C R T等を用いてパソコン画面やテレビ映像の静止画などを長時間表示した場合でも焼付を起こさない画像表示装置を提供する。

【構成】 三原色の中の1アナログ画像信号 S 1 r をアナログデジタル変換回路 1 r でデジタル映像信号 S 2 r とし、トライステートバッファ 2 r 及び 3 r に入力する。アンドゲート 5 で外部からの切換制御信号 C 1 と表示する映像信号のブランキング信号 C 2 との論理積をとり、出力 C 3 をインバータ 6 で否定しトライステートバッファ 2 r のゲート信号 C 4 として入力しする。信号 C 3 は反転トライステートバッファ 3 r のゲート信号として入力する。その結果、切換信号 C 1 が論理 0 のときは、出力映像信号 S 3 r は入力と同極性となり、切換制御信号 C 1 が論理 1 のとき、映像信号のみ反転されるため、外部からの切換制御信号の任意のタイミングで画像の反転表示が可能となる。



【特許請求の範囲】

【請求項 1】 画像表示装置において、映像信号の反転切換手段を備え、外部からの切換制御信号とブランキング信号の論理積を前記反転切換手段の切換信号として画像信号を反転させることにより表示画像の輝度を反転表示することを特徴とした画像表示装置。

【請求項 2】 切換制御信号と垂直同期信号との同期手段を備え、その出力を切換信号とすることを特徴とした請求項 1 記載の画像表示装置。

【請求項 3】 映像信号はデジタル信号とし、映像信号の反転切換手段はゲート付トライステートバッファとすることを特徴とした請求項 1 及び 2 記載の画像表示装置。

【請求項 4】 映像信号はデジタル信号とし、映像信号の反転切換手段はエクスクルーシブオアゲートとすることを特徴とした請求項 1 及び 2 記載の画像表示装置。

【発明の詳細な説明】

【 0 0 0 1 】

【産業上の利用分野】本発明は、CRT や PDP (プラズマディスプレイパネル) 等を用いた、パソコン画面やテレビ映像の静止画などを長時間表示した場合でも焼付を起こさない画像表示装置に関する。

【 0 0 0 2 】

【従来の技術】CRT 等を用いた表示装置では、静止画などの一定画面を高輝度で長時間表示するといわゆる焼付現象を起こす。これを避けるため管面輝度を下げて画面を暗くする方法が取られている。しかしこの方法は、管面の焼付の予防にはなるが、一旦焼付いた画面の焼付は軽減しない。

【 0 0 0 3 】

【発明が解決しようとする課題】本発明は、上記問題点に鑑みなされたもので、一度焼付いた画面に対して、焼付を消去する手段を提供することにある。

【 0 0 0 4 】

【課題を解決するための手段】映像信号の反転切換手段を用いて、外部からの切換制御信号とブランキング信号の論理積を反転切換手段の切換信号として画像信号を反転させることにより表示画像の輝度を反転表示する。

【 0 0 0 5 】 切換制御信号と垂直同期信号との同期を取り、垂直同期信号と同期して反転切換をする。

【 0 0 0 6 】 画像信号はデジタル信号とし、画像信号の反転切換手段はゲート付トライステートバッファとする。

【 0 0 0 7 】 画像信号はデジタル信号とし、画像信号の反転切換手段はエクスクルーシブオアゲートとする。

【 0 0 0 8 】

【作用】画像信号の反転切換手段を用いて、外部からの切換制御信号とブランキング信号の論理積を反転切換手段の切換信号として画像信号を反転させるて表示画像の輝度を反転表示することで、外部から任意のタイミング

で表示画面の輝度の反転表示ができる。従って静止画等の表示で管面焼付が起こったら、反転表示をさせ、管面の発光効率を平均化させ、焼付を消去できる。

【 0 0 0 9 】 切換制御信号を垂直同期信号と同期させ、垂直同期信号と同期して反転切換をすることで、画像表示の乱れが無く反転表示ができる。

【 0 0 1 0 】 映像信号はデジタル信号とし、映像信号の反転切換手段はゲート付トライステートバッファとすることで、簡単な回路で反転表示手段が構成できる。

【 0 0 1 1 】 映像信号はデジタル信号とし、映像信号の反転切換手段はエクスクルーシブオアゲートとすることで、前記同様簡単な回路で反転表示が可能となる。

【 0 0 1 2 】

【実施例】以下、本発明による画像表示装置について、図を用いて詳細に説明する。図 1 (A) は、本発明による画像表示装置の主要部のブロック図、(B) は同タイミング図である。三原色 R、G、B の 1 つ R に関するアナログ画像信号 S 1 r をアナログデジタル変換回路 1 r で例えば 8 ビットのデジタル映像信号 S 2 r とし、8 ビットのトライステートバッファ 2 r 及び 3 r に入力する。他方、アンドゲート 5 で外部からの切換制御信号 C 1 と表示する映像信号のブランキング信号 C 2 との論理積をとり、その出力 C 3 をインバータ 6 により否定をとり、8 ビットトライステートバッファ 2 r のゲート信号 C 4 として入力する。また信号 C 3 を 8 ビット反転トライステートバッファ 3 r のゲート信号として入力する。その結果、同図 (B) に示すように、切換信号 C 1 が論理 0 のときは、ゲート信号 C 4 が論理 1 となり、トライステートバッファ 2 r のゲートが開き、入力と同極性のデジタル映像信号 S 3 r となる。このデジタル映像信号 S 3 r は必要に応じてデジタルアナログ変換回路 4 r によりアナログ映像信号 S 4 r が得られる。また切換制御信号 C 1 が論理 1 のとき、切換信号 C 3 はブランキング信号が論理 0 のときのみ論理 0 となり、トライステートバッファ 2 r のゲートが開き、その他の場合には反転トライステートバッファ 3 r のゲートが開くため、映像信号のみ反転され、ブランキング信号は正規の信号を持つ出力映像信号 S 4 r を得る。三原色 R、G、B の他の二原色 G、B についても同様の処理すること

【 0 0 1 3 】 図 2 は本発明の他の実施例を示すための、垂直同期信号に同期した切換信号を作成する回路のブロック図である。2 ビット出力のシフトレジスタ 2 1 のデータ信号として、外部からの切換制御信号 C 1 を入力し、このシフトクロックとして垂直同期信号 S 2 2 を入力する。その 2 つの出力 C 2 1 と C 2 2 とをアンドゲート 2 2 で論理積を取ることで、切換信号 C 1 が論理 1 となった後の最初の垂直同期信号で立ち上がり次の垂直同期信号で立ち下がる 1 パルス信号 C 2 3 を得る。この C

3

23をS-Rフリップフロップ23のセット信号として入力し、シフトレジスタ21と前記S-Rフリップフロップ23のリセット信号として切換同期信号を入力することで、垂直同期信号と同期して切り換わる切換制御信号C24を得る。これを前記図1の切換制御信号C1として使用することで、垂直同期信号と同期した反転表示が可能となる。

【0014】図3は本発明による画像表示装置の別の実施例の主要部のブロック図である。三原色R、G、Bの1つRに関するアナログ画像信号S1rをアナログディジタル変換回路1rで例えば8ビットのディジタル映像信号S2rとし、8ヶのゲートを持つ8エクスクリーシブオアゲート32rの1つの1方の入力に入力する。他方、アンドゲート5で外部からの切換制御信号C1と、表示する映像信号のブランキング信号C2との論理積を取り、その出力C3を前記8エクスクリーシブオアゲート32rの1つの他方の入力とする。その結果、図1

(B)に示すように、切換信号C1が論理0のときは、エクスクリーシブオアゲート32rの一方の入力が論理0となるため、他方の入力となっているディジタル映像信号は極性を変えずのそのまま出力しディジタル映像信号S3rとなる。このディジタル映像信号S3rは必要に応じてディジタルアナログ変換回路4rを使用して、アナログ映像信号S4rが得られる。また切換制御信号C1が論理1のときは、切換信号C3はブランキング信号が論理0のときのみ論理0となり、映像信号S3rの極性は変わらず、その他の場合には切換信号C3が論理1となるため、エクスクリーシブオアゲート32rを通る映像信号のみ反転される。このようにして外部からの切換制御信号で任意のタイミングで画像を反転表示することが可能となる。

【0015】

【発明の効果】以上説明したように、表示する映像信号の極性を反転し、表示輝度を反転して表示することにより、CRTやPDPのように、一定パターンを長時間表示したときに生ずる管面の焼付の進行が均一化されるた

め、結果として画像の焼付を防止することが可能となる。

【図面の簡単な説明】

【図1】本発明による画像表示装置の一実施例の(A)主要部のブロック図、(B)タイミング図である。

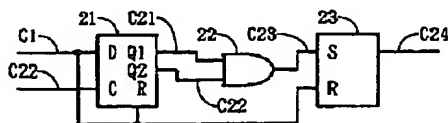
【図2】本発明による画像表示装置の他の実施例の切換信号発生部のブロック図である。

【図3】本発明による画像表示装置の別の実施例の主要部のブロック図である。

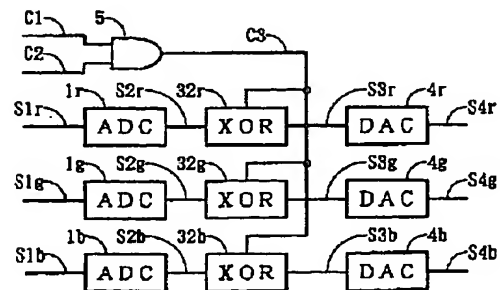
【符号の説明】

- 1 r アナログディジタル変換回路
- 2 r ゲート付8ビットトライステートバッファ
- 3 r ゲート付8ビット反転トライステートバッファ
- 4 r デジタルアナログ変換回路
- 1 g アナログディジタル変換回路
- 2 g ゲート付8ビットトライステートバッファ
- 3 g ゲート付8ビット反転トライステートバッファ
- 4 g デジタルアナログ変換回路
- 1 b アナログディジタル変換回路
- 2 b ゲート付8ビットトライステートバッファ
- 3 b 8ビット反転トライステートバッファ
- 4 b デジタルアナログ変換回路
- 5 アンドゲート
- 6 インバータ
- C1 切換制御信号
- C2 ブランキング信号
- C3 切換信号
- S1 r 入力アナログ映像信号 (R)
- S4 r 出力アナログ映像信号 (R)
- 21 2ビットシフトレジスタ
- 22 アンドゲート
- C22 垂直同期信号
- 23 S-Rフリップフロップ
- 32 r 8エクスクルーシブオアゲート
- 32 g 8エクスクルーシブオアゲート
- 32 b 8エクスクルーシブオアゲート

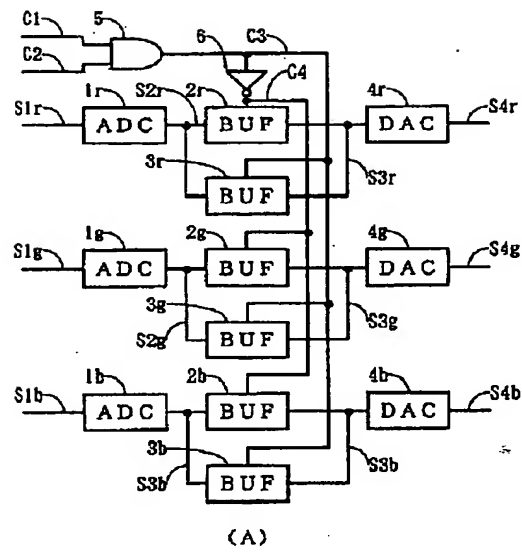
【図2】



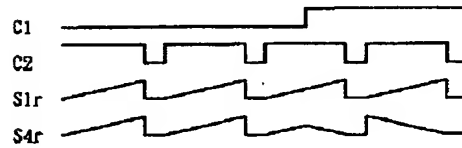
【図3】



【 図 1 】



(A)



(B)